

[First Hit](#) [Previous Doc](#) [Next Doc](#) [Go to Doc#](#)

End of Result Set

☐ [Generate Collection](#) [Print](#)

L1: Entry 1 of 1

File: JPAB

Nov 2, 2001

PUB-NO: JP02001308262A
DOCUMENT-IDENTIFIER: JP 2001308262 A
TITLE: RESIN-SEALED BGA TYPE SEMICONDUCTOR DEVICE

PUBN-DATE: November 2, 2001

INVENTOR-INFORMATION:

NAME

COUNTRY

KONDO, TAKASHI

BANDO, KOJI

SHIBATA, JUN

NARUTAKI, KAZUKO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

MITSUBISHI ELECTRIC CORP

APPL-NO: JP2000125579

APPL-DATE: April 26, 2000

INT-CL (IPC): H01 L 25/065; H01 L 25/07; H01 L 25/18; H01 L 23/12

ABSTRACT:

PROBLEM TO BE SOLVED: To avoid an electrical contact of a wire and a chip, and to avoid the invasion of a filler.

SOLUTION: After having assembled a first chip 3 on a substrate 2, a wire 3a end of the first chip 3 is covered and the second chip 6 is die bonded so as not to produce space within the die bonding between the first chip 3 and a second chip 6.

COPYRIGHT: (C)2001,JPO

[Previous Doc](#) [Next Doc](#) [Go to Doc#](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-308262

(P2001-308262A)

(43) 公開日 平成13年11月2日 (2001.11.2)

(51) Int.Cl.⁷

識別記号

F I

データベース* (参考)

H 0 1 L 25/065

H 0 1 L 25/08

B

25/07

23/12

L

25/18

23/12

審査請求 未請求 請求項の数 2 O L (全 3 頁)

(21) 出願番号 特願2000-125579 (P2000-125579)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22) 出願日 平成12年4月26日 (2000.4.26)

(72) 発明者 近藤 隆

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 板東 晃司

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100064676

弁理士 村上 博 (外2名)

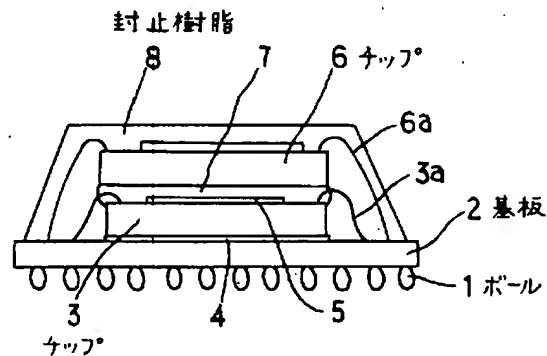
最終頁に続く

(54) 【発明の名称】 樹脂封止BGA型半導体装置

(57) 【要約】

【課題】 ワイヤとチップとの電気的接触、及びフィラの侵入を回避することを目的とする。

【解決手段】 第1のチップ3を基板2に組立てた後、第1のチップ3のワイヤ3a端を覆い、かつ第1のチップ3と第2のチップ6のダイボンド間に空間を生じないように第2のチップ6をダイボンディングする。



【特許請求の範囲】

【請求項1】 ボール上に基板を載置するとともに、上記基板上に複数のチップを重ねて収納し、全体を封止樹脂で覆う樹脂封止BGA型半導体装置において、下部のチップに接続されたワイヤを覆い、かつ下部のチップと上部のチップの間に空間を生じないように固着用接着層を塗布したことを特徴とする樹脂封止BGA型半導体装置。

【請求項2】 固着用接着層と上部のチップとの間に絶縁テープを設けたことを特徴とする請求項1記載の樹脂封止BGA型半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、複数のチップを高密度に収納するため、第1のチップ上に第2のチップを載置し、スタック（積層）間の空間をなくすようにした樹脂封止BGA（Ball Grided Array）型半導体装置に関するものである。

【0002】

【従来の技術】図5は従来の樹脂封止BGA型半導体装置を示す断面図であり、図において、11はボール、12はボール11上に載置された基板、13は基板12上に載置された第1のチップ、14は第1のチップ13上に載置された第2のチップ、13a、14aはそれぞれ第1のチップ13、第2のチップ14にそれぞれ接続されたワイヤ、15は全体を覆う封止樹脂である。このようにして、チップサイズの異なる2つのチップを重ねて実装し、1つのパッケージに組み込むようにして構成するものである。

【0003】

【発明が解決しようとする課題】従来の樹脂封止BGA型半導体装置は以上のように構成されているので、スタック型の場合、第1のチップのワイヤと第2のチップの電氣的接触が生じるという問題点があった。又、第1のチップと第2のチップ間に生じた空間への封止樹脂中に配合されたフィラの侵入による第1のチップへのダメージが生じるという問題点もあった。

【0004】この発明は上記のような問題点を解消するためになされたものであり、ワイヤとチップとの電氣的接触、及びフィラの侵入による第1のチップへのダメージを回避し、同一パッケージにほぼ同一のサイズのチップを複数個重ねて実装することにより、パッケージの外形は同じで機能を2倍以上にすることを目的とする。

【0005】

【課題を解決するための手段】この発明の請求項1に係る樹脂封止BGA型半導体装置は、ボール上に基板を載置するとともに、基板上に複数のチップを重ねて収納し、全体を封止樹脂で覆うものであって、下部のチップに接続されたワイヤを覆い、かつ下部のチップと上部のチップの間に空間を生じないように固着用接着層を塗布

したものである。

【0006】この発明の請求項2に係る樹脂封止BGA型半導体装置は、固着用接着層と上部のチップとの間に絶縁テープを設けたものである。

【0007】

【発明の実施の形態】実施の形態1. 以下、この発明の一実施形態を図に基づいて説明する。図1はこの発明の実施の形態1による樹脂封止BGA型半導体装置を示す断面図であり、図において、1はボール、2はボール1上に載置された基板、3は基板2上に固定材4を介して載置された第1のチップ、5はチップのオーバコート層、6はダイボンド樹脂からなる固定用接着層7を介して設けられた第2のチップ、3a、6aはそれぞれ第1のチップ3、第2のチップ6に接続されたワイヤ、8は全体を覆う封止樹脂である。

【0008】第1のチップ3を組立てた後、第1のチップ3のワイヤ3aを覆い、かつ第1のチップ3と第2チップ6の間に空間をなくするに十分な量のダイボンド樹脂を塗布する。そして第2のチップ6を第1のチップ3の上に固定し、第1のチップ3のワイヤ3aと第2のチップ6の電氣的接触を回避できるようにするとともに、第1のチップ3と第2のチップ6との空間に封止樹脂が侵入することを防止できるようにする。

【0009】これにより、ほぼ同一のサイズのチップを複数個収納した多機能の半導体装置の提供が可能である。また、第1のチップ3と第2のチップ6の間に封止樹脂が侵入することを防止したことで、フィラの影響による第1のチップ3の故障を回避できることから、極めて高い信頼性を有する、スタック型の樹脂封止BGA（Ball Grided Array）型半導体装置の提供が可能となった。

【0010】図2は第1のチップ3と第2チップ6との接着端面部分を示す拡大側面図、図3は接着層7の後退量と相対的不良発生率との関係を示す図であり、図において、Lは接着層7の後退量、Aはコントロール領域、Bは実用的なレベルの不良発生率である。第2のチップ6を第1のチップ3に固定するダイボンド樹脂は、実質的に図3に詳細に示すように、多少の後退は信頼性上何ら問題は認められないが、望ましくは後退量Lは、0.5mm以下に抑えるべきである。

【0011】実施の形態2. 図4はこの発明の実施の形態2による樹脂封止BGA型半導体装置を示す断面図であり、図において、第1のチップ3のワイヤ3aを覆うように、固着用接着層7に、絶縁テープ9をはさんで、第2のチップ6をダイボンドするものであり、これにより、上下に重ねた第1のチップ3と第2のチップ6が電氣的に接触することを防止できる。ただし、この場合は、先に例示した封止樹脂の侵入を防止することが難しいので、固着用接着層7の厚さは、かなり厚くする必要がある。

【0012】又、固着用接着層7の厚さは、使用される封止樹脂中のフィラのサイズと深い関係があり、実験では図2におけるギャップGは、フィラサイズの2倍程度が実用的な値であることが確かめられている。フィラサイズは小さい程、信頼性上有利であるが、封止樹脂の製造コストが高くなり、実用的でなくなる。

【0013】

【発明の効果】この発明の請求項1に係る樹脂封止BGA型半導体装置によれば、ボール上に基板を載置するとともに、基板上に複数のチップを重ねて収納し、全体を封止樹脂で覆うものであって、下部のチップに接続されたワイヤを覆い、かつ下部のチップと上部のチップの間に空間を生じないように固着用接着層を塗布したので、チップとワイヤとの電気的接触を回避できるとともに、チップ間の空間に封止樹脂が侵入するのを防止することができる。

【0014】この発明の請求項2に係る樹脂封止BGA

型半導体装置によれば、固着用接着層と上部のチップとの間に絶縁テープを設けたので、チップ同士が電気的に接触することを防止することができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による樹脂封止BGA型半導体装置を示す断面図である。

【図2】 この発明の実施の形態1による樹脂封止BGA型半導体装置を示す拡大側面図である。

【図3】 後退量と不良発生率との関係を示す図である。

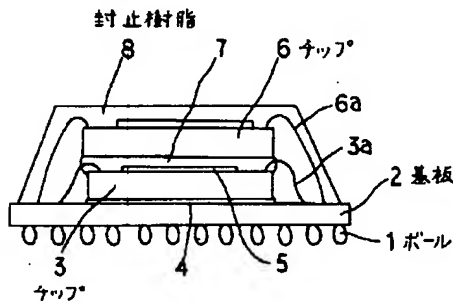
【図4】 この発明の実施の形態2による樹脂封止BGA型半導体装置を示す断面図である。

【図5】 従来の樹脂封止BGA型半導体装置を示す断面図である。

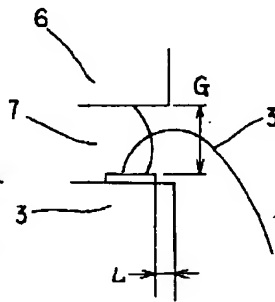
【符号の説明】

1 ボール、2 基板、3、6 チップ、8 封止樹脂、9 絶縁テープ。

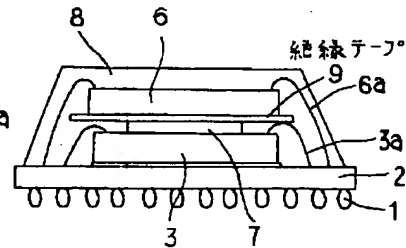
【図1】



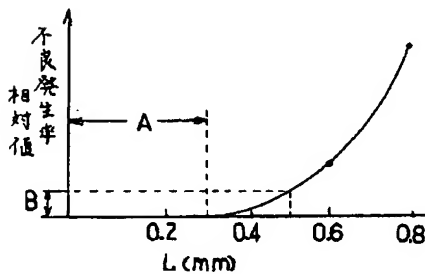
【図2】



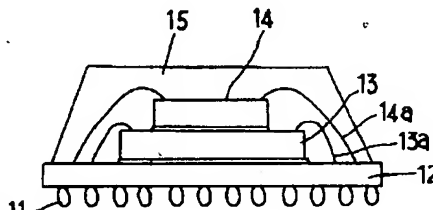
【図4】



【図3】



【図5】



フロントページの続き

(72)発明者 柴田 潤
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 鳴瀧 和子
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内